

RFIC-Generator 使用手册（V231218）

RFIC Generator 可以帮助您直接生成射频无源器件的版图，免去手工画版图的繁琐工作。进一步，该工具还可以与我们提供与 IC Prophet 网页设计服务 (<https://service.icprophet.com/>) 相结合，方便的在您的设计环境中生成符合您设计指标的射频电路及版图。目前该工具与 Cadence 的 Virtuoso 平台结合，包括生成无源器件的电路版图的子工具 Passive Generator 以及生成有源电路和对应 Testbench 的子工具 Active Generator。

对于需要生成无源器件版图的用户，您也可以利用 Passive Generator 实现无源器件的拓扑参数到 Layout 的生成。同时，对于使用我们设计服务网页电感、变压器、匹配电路和宽频多值匹配模块的用户，您可以阅读下面 Passive Generator 部分的说明，结合网页给出的字符串完成对应无源器件和电路的 GDSII 生成或者 Layout 导入。

对于使用我们网页有源电路模块的用户，您可以阅读下面 Active Generator 的说明部分，结合网页给出的字符串完成对应有源电路 Schematic 和 ADE 仿真界面的生成。

本说明文档包含以下三个部分，请根据需要点击对应标题查询阅读：

一、 RFIC-Generator 工具安装

A. 一键安装

B. 专业分布式安装

二、 Passive Generator 使用说明

A. 输入拓扑参数生成电感

B. 输入拓扑参数生成变压器

C. 结合网页代码直接生成版图

三、 Active Generator 使用说明

一、RFIC-Generator 工具安装：

在第一次安装使用此工具的时候，您可以利用 `unzip` 命令解压安装包，并将 RFIC-Generator 文件夹放置在任意路径。在启用前，用户需要先安装我们工具的使用环境（仅第一次使用需要）。为了适配于个人用户和有特定环境设置的公司用户，我们提供了一键式安装和专业分布安装两种安装流程供您选择：

A. 一键式安装

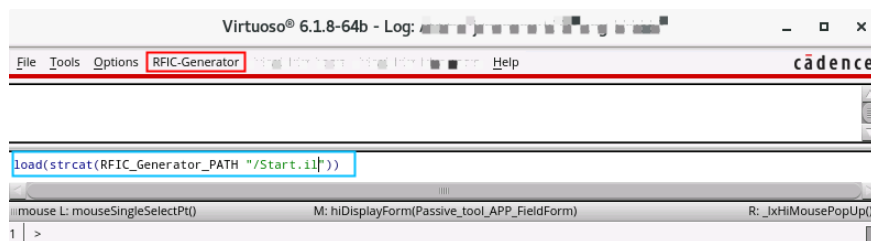
1. 运行工具文件夹目录下的 `install.sh`，按照指示输入两个设置路径即可让运行 Cadence 的用户安装好启动工具的环境。一个路径是 `.cdsinit` 的文件路径（由于是 `.cdsinit` 隐藏文件，需要 `ctrl+H` 显示，若您未找到此文件，则在工作目录下于终端输入“`touch ./cdsinit`”建立文件，并在安装时设置其路径为工作目录），另一个路径是 `cds.lib` 的文件路径。公司安装与个人安装这两个文件位置会略有不同，请您先确认好文件位置再进行安装。显示“完成”则说明您已成功完成安装。下图是安装流程实例：

```
[root@ic618 ~]# sh install.sh
输入 cds.lib 的路径信息(例如:/tools/IC618/share/cdssetup)
(个人用户的路径即 Cadence 的启动路径)/tools/IC618/share/cdssetup
输入 .cdsinit 的路径信息(例如:/tools/IC618/tools.lnx86/dfII/local)
(个人用户的路径与 cds.lib 的路径相同)/tools/IC618/tools.lnx86/dfII/local
检测到 .cdsinit 文件存在
是否要在 cadence 启动时自动加载插件? (y/n) y
RFIC_Generator Init 已添加 /tools/IC618/tools.lnx86/dfII/local
完成
```

2. 安装完成有两种方式加载工具
 - a) 在安装工具时在是否自启动的选项中输入 `y` 或者 `yes` 同意自启动。这样会让用户都能够使用这个工具。
 - b) 如果没有选择自启动，则需要在使用时在 CIW 界面输入：

`load(strcat(RFIC_Generator_PATH "/Start.il"))`

如下图所示，并按回车键输出



1. （Passive 模块的 PDK 相关设置步骤）用户或者 CAD 管理员可以对“RFIC_Generator 安装路径+ / RFIC_Generator / RFIC_Passive_Generator /layertrans.csv”进行默认金属层名称转换的编写。编写完后用户或者所有子用户使用本工具默认生成的版图会与管理员设置的金属层对应。如下图所示，M1~M3 分别代表从下至上的顶三层金属层，将其金属层的 stream 和 datatype 编号按照实际 PDK 的 layermap 修改为了 (1, 0), (2, 0), (3, 0)。同时需要填写实际 PDK 对应的顶三层金属的名字，如下图所示，顶三层金属的名字分别为 M7、M8 和 AP。（其中 layermap 文件通常在 PDK 存放 PCELL 文件的文件夹中）

M1_drawing_stream	M1_drawing_datatype	M2_drawing_stream	M2_drawing_datatype	M3_drawing_stream	M3_drawing_datatype
1	0	2	0	3	0

M1_name	M2_name	M3_name
M7	M8	AP

2. (Passive 模块的可选择步骤，如跳过该步骤则默认没有多项目组配置)
对于具有多个项目组的用户，管理员可以在不同项目组中建立不同的配置文件，配置文件的格式可以参照步骤 3。不同项目组的用户只需在第一次使用工具时链接到项目组对应的配置文件即可。

B. 分布专业安装

1. 在分布式安装前，请您确定在设计环境中，以下两个文件的路径：
 - a) .cdsinit 的文件路径。由于是.cdsinit 隐藏文件，需要 ctrl+H 显示。若您为个人用户且在工作目录下未找到此文件，则在工作目录下于终端输入“touch ./cdsinit”建立文件；若您为集体用户，可以选择在 Cadence 安装文件夹下的总控.cdsinit,如：

“/tools/IC618/tools/dfII/local/.cdsinit”

- b) 另一个是 cds.lib 的文件路径。若您为个人用户，可以选择通常在用户工作目录下的 cds.lib 文件；若您为集体用户，可以选择在 Cadence 安装文件夹下的总控 cds.lib 文件，如：

“tools/IC618/share/cdssetup/cds.lib”

2. 在所选.cdsinit 文件中，添加以下代码（其中第一行中的“XX”表示您放置安装 RFIC_Generator 文件的路径）：

```
RFIC_Generator_PATH="XX/ RFIC_Generator "
ciwMenuInit()
load(strcat(RFIC_Generator_PATH "/Start.il"))
```

示意如下：

```
RFIC_Generator_PATH = " /tools/IC618/share/cdssetup/cds.lib "
ciwMenuInit()
load(strcat(RFIC_Generator_PATH "/Start.il"))
```

3. 在所选 cds.lib 文件中，添加以下代码（其中第一行中的“XX”表示您放置安装 RFIC_Generator 文件的路径）：

```
DEFINE EmptyBox XX/RFIC_Generator/RFIC_Active_Generator/EmptyBox
```

示意如下：

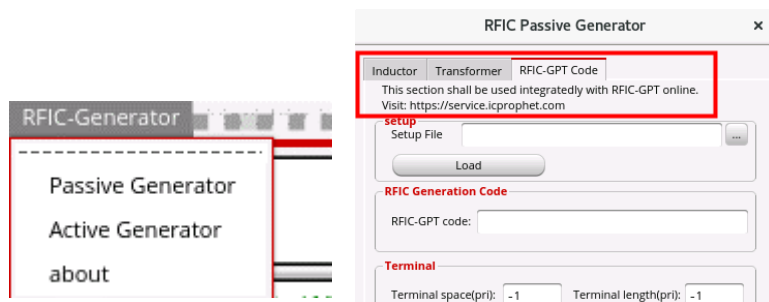
```
DEFINE EmptyBox /tools/IC618/share/cdssetup/cds.lib/RFIC_Generator/RFIC_Active_Generator/EmptyBox
```

4. Passive 模块的金属层转换文件设置步骤与一键式安装中的第 3 点和第 4 点一致

工具卸载只需运行文件夹中的 uninstall.sh 文件即可（为了防止版本冲突，若您需要对工具进行新旧版本更新，最好先利用 uninstall.sh 进行旧版本工具的卸载）

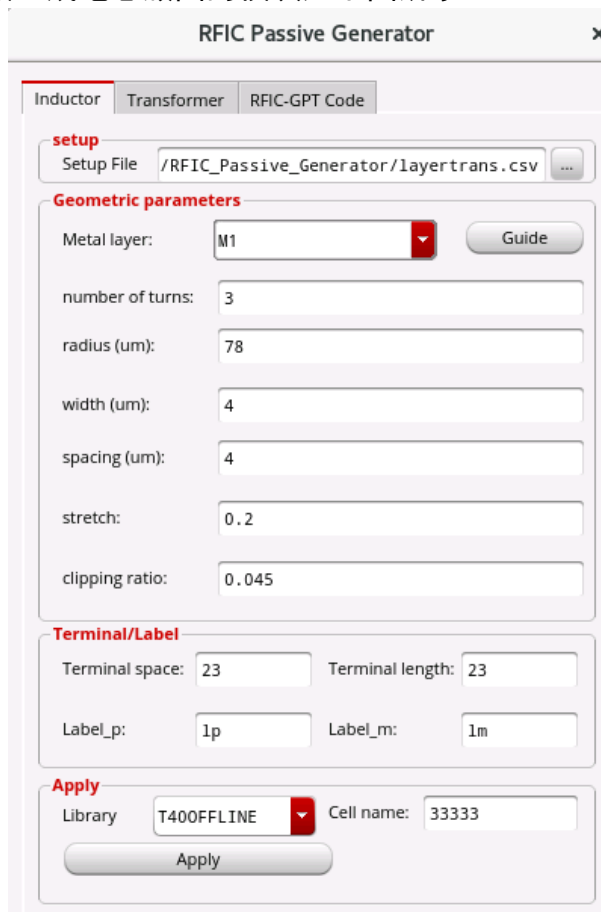
二、Passive Generator 使用说明：

点击下左图所示的 RFIC_Generator → Passive_Generator，会生成右图所示的 GUI 界面，包括结合网页字符串生成版图的 RFIC-GPT Code 模块和利用拓扑参数直接生成无源器件版图的 Inductor 和 Transformer 模块。）（注释：由于在线版 RFIC_Generator 没有固定工艺库，所以使用 Inductor 和 Transformer 模块生成的 GDS 有可能会有 DRC error；用 RFIC-GPT Code 生成的 GDS 则不会有该问题。需要更强大的 Generator 功能，也可以联系我们获得离线版本。）



A. 输入拓扑参数生成电感

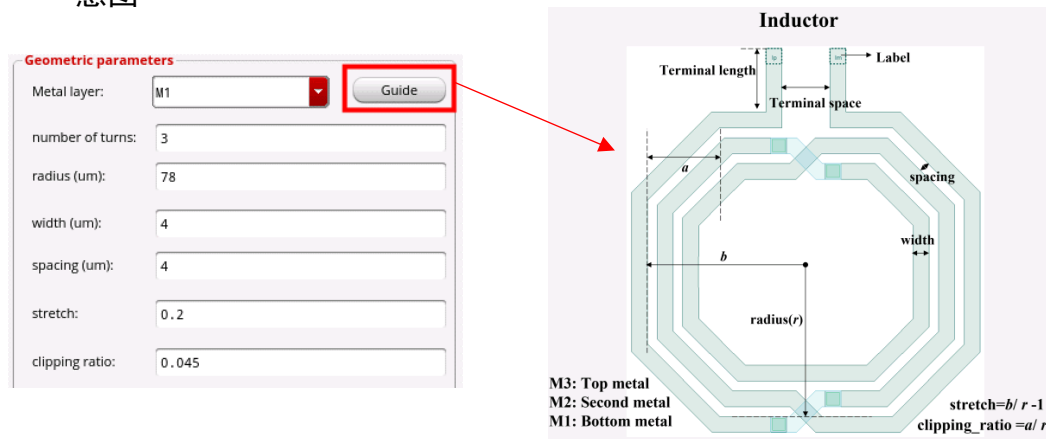
1、输入拓扑参数生成电感版图的模块如下图所示



首先，Setup File 栏设置管理员在[安装步骤 4](#)中建立的对应项目组的配置文件路径，设置完成后点击 load 即完成配置文件的导入。在之后的使用中，工具会自动读取前一次的配置。对于具有多个项目组的用户，管理员可以为不同的项目设置不同的配置文件，用户只要会在第一次使用的时候链接到自己项目组对应的配置文件即可。

注：若在 RFIC-GPT Code 模块生成电感版图，此处会自动填写，无需设置。

- 2、Geometric parameters 模块用于输入电感的金属层以及拓扑参数的设置。对于金属层的设置选项中的 M3 代表实际 PDK 中顶三层金属的最顶层金属，M2 代表实际 PDK 中顶三层金属的第二层金属，M1 代表实际 PDK 中顶三层金属的最底层金属。如下图所示，您可以点击 Guide 按钮查看电感结构示意图



- 3、在 Terminal/Label 栏可以自定义电感的引线长度（Terminal length）和间距（Terminal space）以及对应 PIN 的 Label 名。对于引线长度和间距当为默认值 -1 的时候会自动生成一个合适的长度和间距。如下图所示。



- 4、在 Library 中选择 attach 到对应工艺库的 library，在 Cell name 一栏可以自定义生成的版图的 cellview 的名字（若不输入则默认为 Inductor）。点击 Apply，即会在对应 library 里生成器件的 layout。



B. 输入拓扑参数生成变压器

1、输入拓扑参数生成变压器版图的模块如下图所示

The screenshot shows the 'RFIC Passive Generator' dialog box with the 'Transformer' tab selected. The 'Setup' section shows the 'Setup File' as '/RFIC_Passive_Generator/layertrans.csv'. The 'Type setting' section has 'Layer_pri' set to 'M2', 'Layer_sec' set to 'M1', and 'Transformer Type' set to 'Coaxial'. The 'Geometric parameters' section includes 'number_pri' (3), 'spacing_pri (um)' (4), 'radius_pri (um)' (67), 'width_pri (um)' (8), 'stretch' (0.2), and 'clipping ratio' (0.045). The 'Terminal/Label' section has 'Terminal_pri space' (-1), 'Terminal_pri length' (-1), 'Terminal_sec space' (-1), 'Terminal_sec length' (-1), 'Label_pri_p' (pri_p), 'Label_pri_m' (pri_m), 'Label_sec_p' (sec_p), and 'Label_sec_m' (sec_m). The 'Apply' section has 'Library' set to 'blockLibName' and 'Cell name' empty. The 'Apply' button is highlighted.

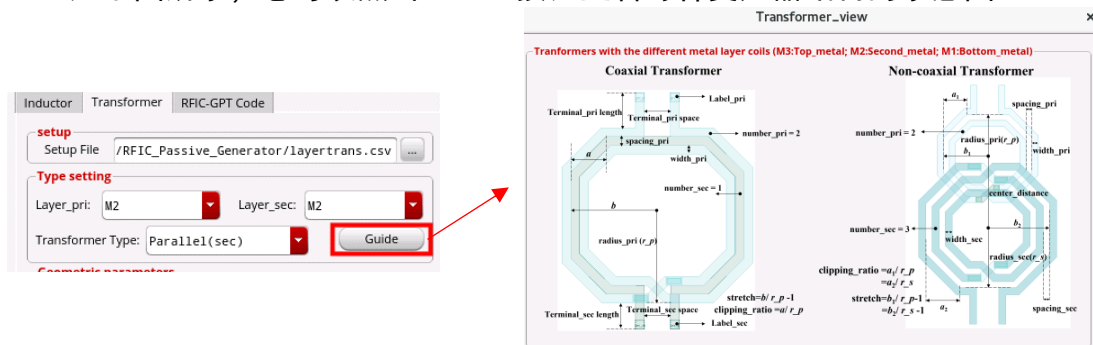
首先，Setup File 栏设置管理员在[安装步骤 4](#)中建立的对应项目组的配置文件路径，设置完成后点击 load 即完成配置文件的导入。在之后的使用中，工具会自动读取前一次的配置。对于具有多个项目组的用户，管理员可以为不同的项目设置不同的配置文件，用户只要在第一次使用的时候链接到自己项目组对应的配置文件即可。

注：若在 RFIC-GPT Code 模块生成电感版图，此处会自动填写，无需设置。

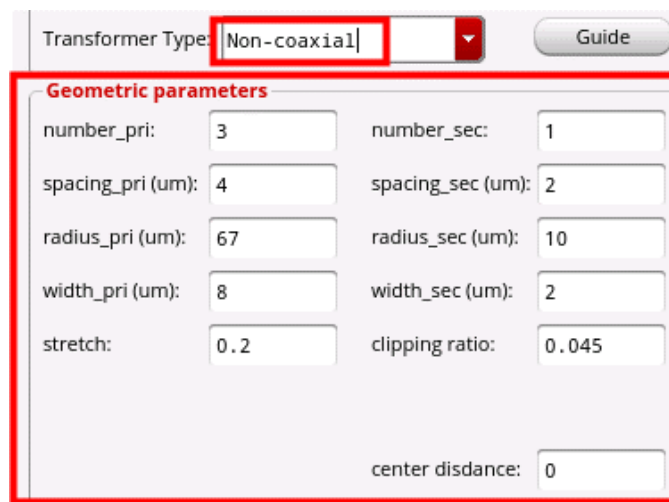
2、Type setting 用于设置变压器的种类。其中 Layer_pri 和 Layer_sec 分别表示变压器两个线圈所用的金属层，选项中的 M3 代表实际 PDK 中顶三层金属的最顶层金属，M2 代表实际 PDK 中顶三层金属的第二层金属，M1 代表实际 PDK 中顶三层金属的最底层金属。

当变压器两个线圈采用非同层金属时，变压器可选结构为：同轴变压器（Coaxial）和非同轴变压器（Non-coaxial）两种。当变压器两个线圈采用同层金属时，变压器可选结构为以下四种：次线圈线圈并联结构变压器（Parallel(sec)）、次线圈线圈串联结构变压器（Serial(sec)）、进出同端变压器

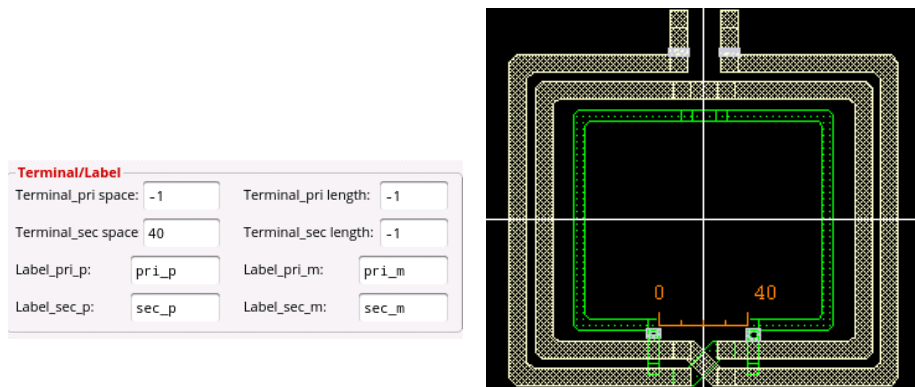
(In/Out same side) 和交叠电感型变压器 (Overlapping inductor type)。
如下图所示，您可以点击 Guide 按钮查看每种变压器结构的示意图



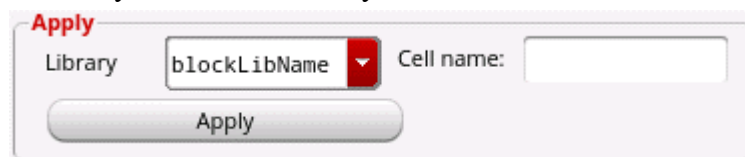
- 3、Geometric parameters 模块用于输入变压器的拓扑参数，选择变压器的种类不同，所需要设置的拓扑参数的种类和个数不同。对于每种变压器对应的拓扑参数的具体含义可以参考上图中由 Guide 按钮导出的示意图。若事先在 RFIC-GPT Code 模块输入过网页所得的字符串，则 Transformer 模块会自动选择字符串对应的变压器种类，而 Geometric parameters 中会自动填入字符串对应的拓扑参数值。



- 4、在 Terminal/Label 栏可以自定义变压器两个线圈的引线长度 (Terminal length) 和间距 (Terminal space) 以及对应 PIN 的 Label 名。其中，“pri”的后缀表示主线圈，“sec”的后缀表示副线圈。对于引线长度和间距当为默认值 -1 的情况，工具会自动生成一个合适的长度和间距。如下图所示。

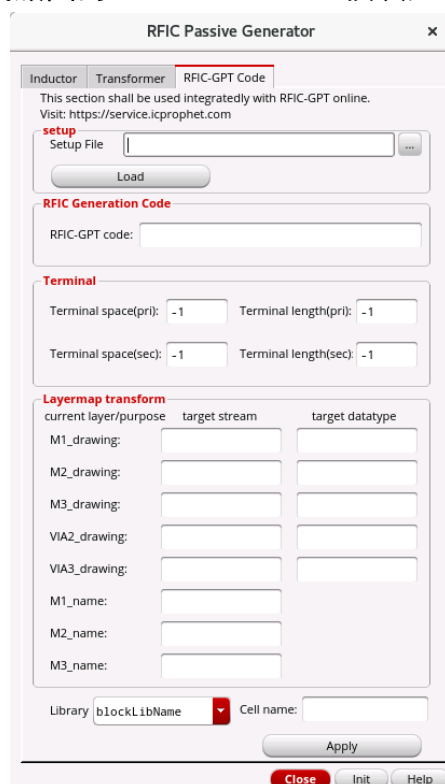


- 5、在 Library 中选择 attach 到对应工艺库的 library，在 Cell name 一栏可以自定义生成的版图的 cellview 的名字(若不输入则默认为 Transformer)。点击 Apply，即会在对应 library 里生成器件的 layout。



C. 结合网页代码直接生成版图

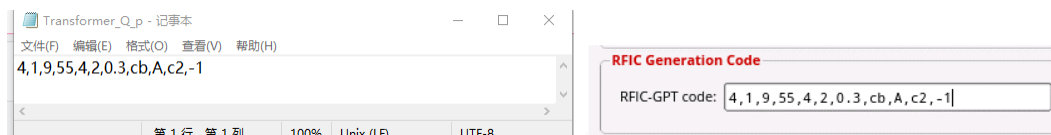
- 1、结合网页字符串生成版图的 RFIC-GPT Code 模块如下图所示



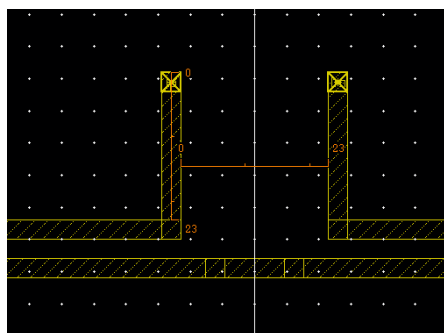
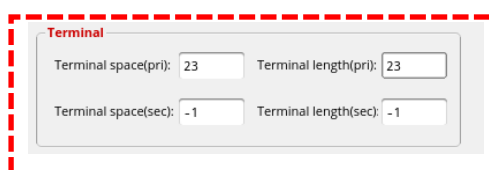
其中 Setup File 栏设置管理员在[安装步骤 4](#)中建立的对应项目组的配置文件路径，设置完成后点击 load 即完成配置文件的导入。在之后的使用中，工具会自动读取前一次的配置。对于具有多个项目组的用户，管理员可以为不同的项目设置不同的配置文件，用户只要在第一次使用的时候链接到自己项目组对应的配置文件即可。

Layermap transform 栏默认金属层映射为管理员在安装步骤 3 中的设置，用户也可以根据实际需求进行二次修改。

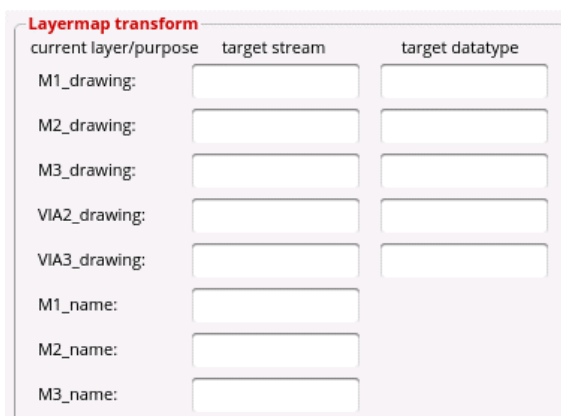
- 2、在网页端中下载对应 ZIP 压缩包，将压缩包中 txt 文档中的字符串（如下左图所示）复制或打字填到 RFIC-GPT code 栏，如下右图所示。



- 3、在 Terminal 栏可以自定义电感/变压器的引线长度 (length) 和间距(space), 当为默认值-1 的时候会自动生成一个合适的长度和间距。其中 pri 指的是主线圈, sec 指的是副线圈。(注: 对于电感, 在 pri 对应的两栏中填入引线数据即可)。如下图所示。



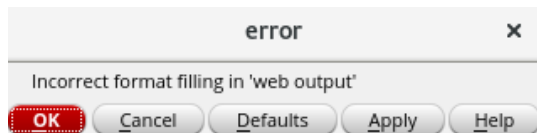
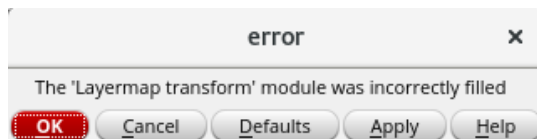
- 4、在步骤 1 中, 用户在第一次使用时会 load 配置文件, 并在此处的 Layermap transform 模块中显示, 用户也可以在此处进行二次修改。



- 5、在 Library 中选择 attach 到对应工艺库的 library, 在 Cell name 一栏可以自定义生成的版图的 cellview 的名字 (若不输入则默认电感为 Inductor, 变压器为 Transformer)。点击 Apply, 即会在对应 library 里生成器件的 layout。



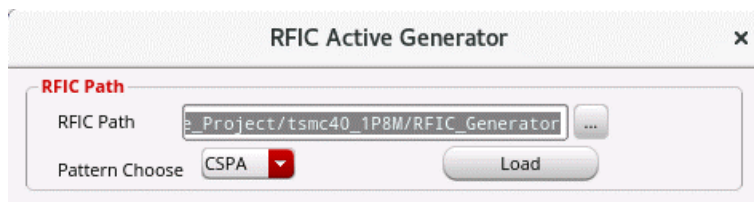
- 6、使用问题提示: 若 RFIC-GPT code 栏输入字符串有误, 在点击 Apply 时会跳出如左上图所示报错栏, 需要您进行字符串校验调整; 若 Layermap transform 栏输入格式有误, 则会跳出右上图的报错信息; 若输入配置文件路径有问题, 找不到对应文件, 则会跳出左下图的报错信息。



三、Active Generator 使用说明：

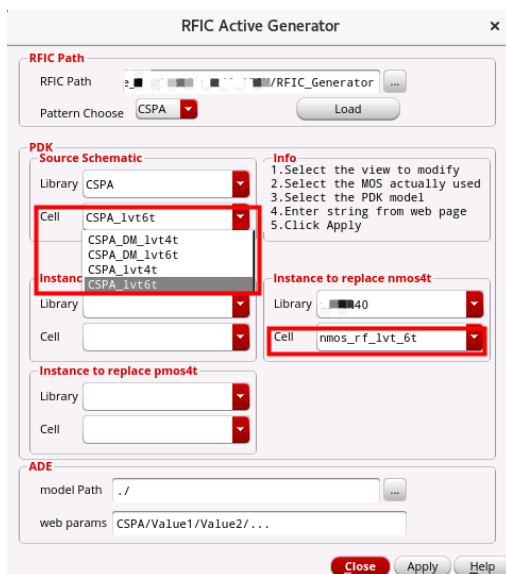
1. 导入 library

您在使用 Active Generator 时, 需要首先设定 RFIC_Generator 工具的路径(默认是您在 RFIC_Generator_PATH 中输入的路径), 选择需要仿真的电路模板类型, 点击 load 按钮即可先产生一个未经修改的电路。如果已经完成导入, 则会对文件进行重置, 用户可以重新进行修改。



2. 选择替换 schematic 中器件所对应的 PDK 库的器件

在 Instance to replace 的模块中选择您的设计环境所用到的晶体管如 nmos_6t、nmos_4t、pmos_4t 进行替换, 必须保证替换文件的端口可以一一对应, 否则替换将失败, 这时候本地的文件可能受到破坏, 需要重新点击上一步中的 Load 键覆盖已损坏的文件。

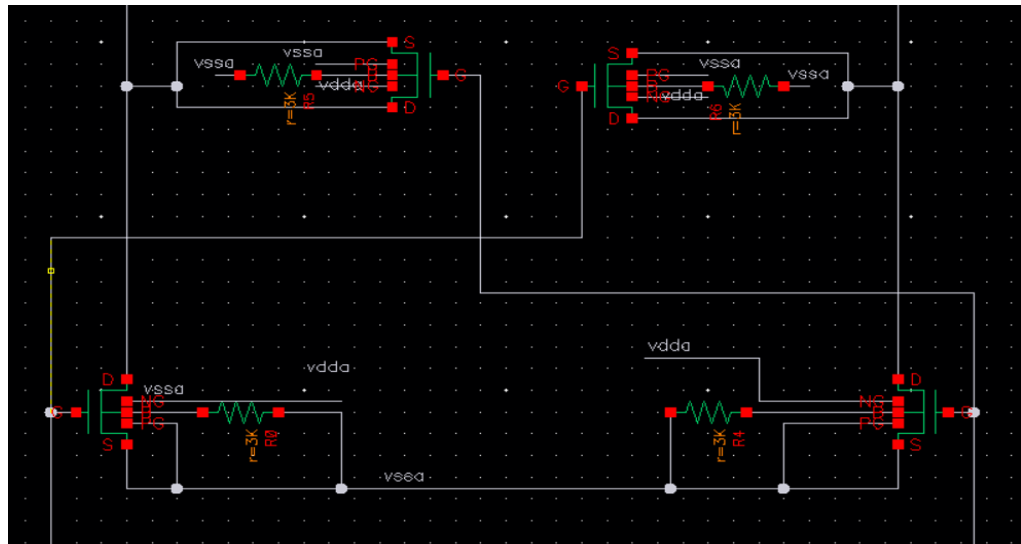


以如上所示的 CSPA 为例, 工具提供了分别利用 nmos_lvt_4t 晶体管和

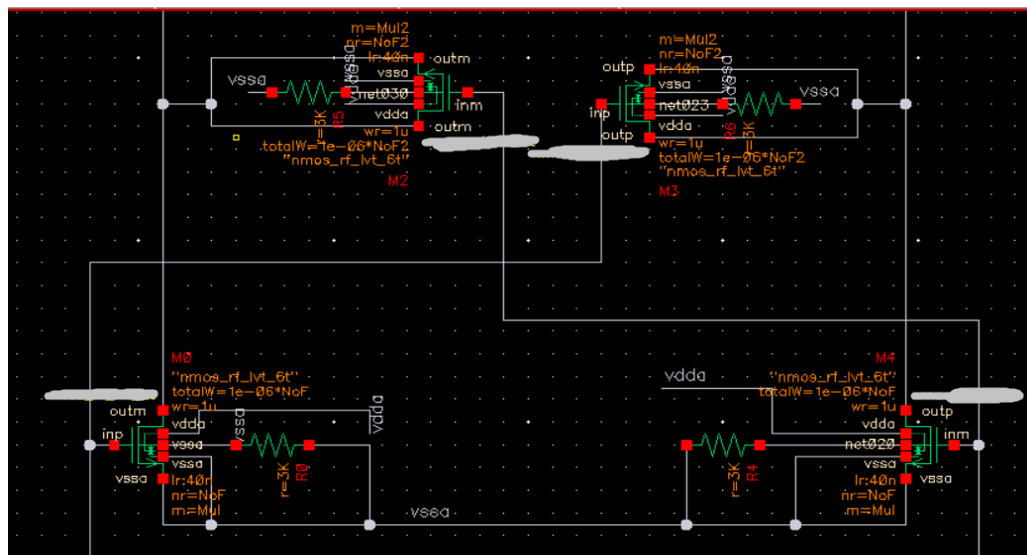
nmos_lvt_6t 晶体管搭建的功率放大器 CSPA_lvt4t 和 CSPA_lvt6t。在此例中，选择了 CSPA_lvt6t 作为功放电路的 schematic，并将原文件中空的 nmos6t 替换成某个 40nm 工艺库中的 nmos_rf_lvt_6t。如果正在替换的页面中没有需要替换的相应器件或者不需要替换某种器件，表单的部分项可以空着不填。

示意图：

- 替换前

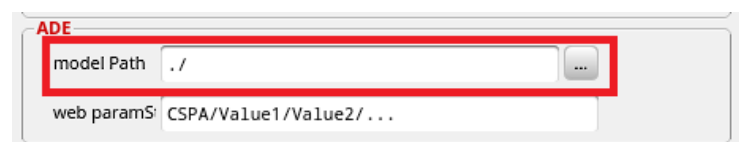


- 替换后

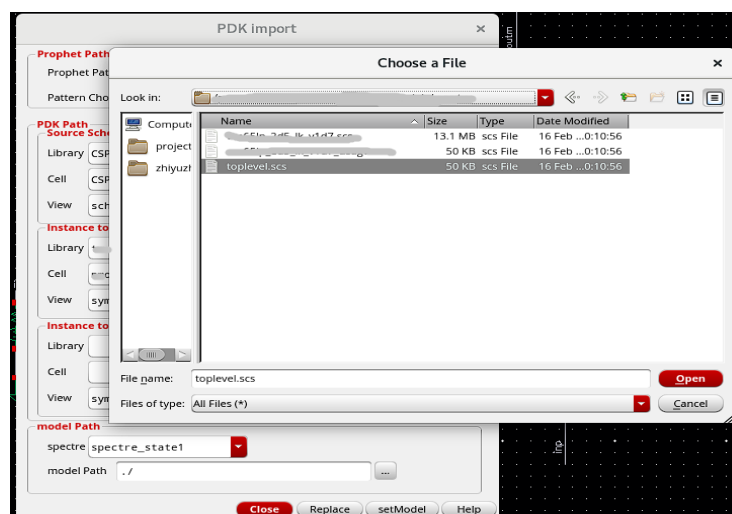


3. 替换 model 中的路径

选择您的设计环境下的 Model Library 文件所在的路径。

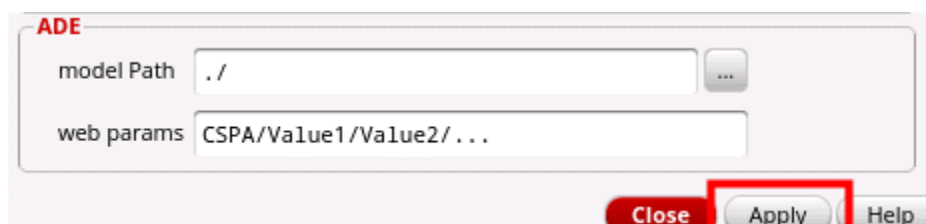


例如下图中所示的



4. 设置变量的值

注意，这一行的字符串应该按照我们在网页端为您生成的字符串进行输入，不应该出现其他错误输入，否则会报错。您需要重新设置变量的值。输入好 web param 的值后，点击 apply 即可生成对应的测试 ADE。



完成上面的四个步骤的操作之后，您就已经完成了生成电路的设置。打开配置好的 ADE 界面，您即可进行仿真验证（工具默认设置工艺角为 tt）

